
Modulbezeichnung: Hardware-Software-Co-Design (HSCD-VU) 5 ECTS
 (Hardware-Software-Co-Design)

Modulverantwortliche/r: Jürgen Teich
 Lehrende: Jürgen Teich

Startsemester: SS 2022	Dauer: 1 Semester	Turnus: jährlich (SS)
Präsenzzeit: 60 Std.	Eigenstudium: 90 Std.	Sprache: Deutsch

Lehrveranstaltungen:

Hardware-Software-Co-Design (SS 2022, Vorlesung, 2 SWS, Jürgen Teich)
 Übungen zu Hardware-Software-Co-Design (SS 2022, Übung, 2 SWS, Tobias Hahn et al.)

Inhalt:

Zahlreiche Realisierungen eingebetteter Systeme (z.B. Mobiltelefone, Faxgeräte, Industriesteuerungen) zeichnen sich durch kooperierende Hardware- und Softwarekomponenten aus. Die Popularität solcher Realisierungsformen lässt sich begründen durch 1) die steigende Vielfalt und Komplexität heterogener Systeme, 2) die Notwendigkeit, Entwurfs- und Testkosten zu senken und 3) Fortschritte in Schlüsseltechnologien (Mikroelektronik, formale Entwurfsmethoden). Zum Beispiel bieten Halbleiterhersteller kostengünstige ASICs an, die einen Mikrocontroller und benutzerspezifische Peripherie und Datenpfade auf einem Chip integrieren.

Die Synthese solcher Systeme wirft jedoch eine Reihe neuartiger Entwurfsprobleme auf, insbesondere 1) die Frage der Auswahl von Hardware- und Softwarekomponenten, 2) die Partitionierung einer Spezifikation in Hard- und Software, 3) die automatische Synthese von Interface- und Kommunikationsstrukturen und 4) die Verifikation und Cosimulation.

1. Überblick und Vergleich von Architekturen und Komponenten in Hardware/Software-Systemen.
2. Aufbau eines Compilers und Codeoptimierungsverfahren für Hardware und Software
3. Hardware/Software-Partitionierung (Partitionierung komplexer Systeme, Schätzungsverfahren, Performanzanalyse, Codegenerierung)
4. Interfacesynthese (Kommunikationsarten, Synchronisation, Synthese)
5. Verifikation und Cosimulation
6. Tafelübungen

Lernziele und Kompetenzen:

Fachkompetenz

Wissen

- Die Studierenden erhalten Einblick in ein aktuelles Forschungsgebiet.

Verstehen

- Die Studierenden verstehen Grundlagen des modernen Systementwurfs.
- Die Studierenden erklären Implementierungsalternativen für digitale Hardware/Software-Systeme.

Anwenden

- Die Studierenden wenden grundlegende Algorithmen an, zur Analyse und Optimierung von Hardware/Software-Systemen.

Literatur:

empfohlene Bücher zur Begleitung und Vertiefung:

- Teich J., Haubelt C.: "Digitale Hardware/Software-Systeme: Synthese und Optimierung", Springer-Verlag, 2007, ISBN: 978-3-540-46822-6
 - Gajski, D. et al.: "Specification and Design of Embedded Systems", Prentice Hall, Englewood Cliffs, NJ, 1994, ISBN: 978-0131507319
-

Studien-/Prüfungsleistungen:

Hardware-Software-Co-Design (Prüfungsnummer: 502509)

(englische Bezeichnung: Hardware-Software-Co-Design)

(diese Prüfung gilt nur im Kontext der Studienfächer/Vertiefungsrichtungen [6], [7], [8], [9], [10], [11], [13], [18], [19], [21], [24], [26], [28], [32], [34], [36], [38], [40], [42])

Prüfungsleistung, Klausur, Dauer (in Minuten): 90

Anteil an der Berechnung der Modulnote: 100%

weitere Erläuterungen:

Die Modulnote ergibt sich aus der Klausurnote. Die Sprache der Klausur ist abhängig von der Wahl der Studierenden.

Prüfungssprache: Deutsch oder Englisch

Erstablingung: SS 2022, 1. Wdh.: WS 2022/2023

1. Prüfer: Jürgen Teich

Hardware-Software-Co-Design (Prüfungsnummer: 34901)

(englische Bezeichnung: Hardware-Software-Co-Design)

(diese Prüfung gilt nur im Kontext der Studienfächer/Vertiefungsrichtungen [1], [2], [3], [4], [5], [12], [14], [15], [16], [17], [20], [22], [23], [25], [27], [29], [30], [31], [33], [35], [37], [39], [41], [43], [44], [45], [46], [47])

Prüfungsleistung, Klausur, Dauer (in Minuten): 90

Anteil an der Berechnung der Modulnote: 100%

weitere Erläuterungen:

Die Modulnote ergibt sich aus der Klausurnote. Die Sprache der Klausur ist abhängig von der Wahl der Studierenden.

Prüfungssprache: Deutsch oder Englisch

Erstablingung: SS 2022, 1. Wdh.: WS 2022/2023

1. Prüfer: Jürgen Teich

Organisatorisches:

Die Auswahl dieses Moduls schließt die Auswahl des Moduls „Hardware-Software-Co-Design mit erweiterter Übung (HSCD-VEU)“ aus.